

MAXIM Engineering Journal

第六十期

来自CEO的一封信

2

探讨文章

三运放架构对仪表放大器的制约

3

超声接收机VGA输出参考噪声和增益的优化

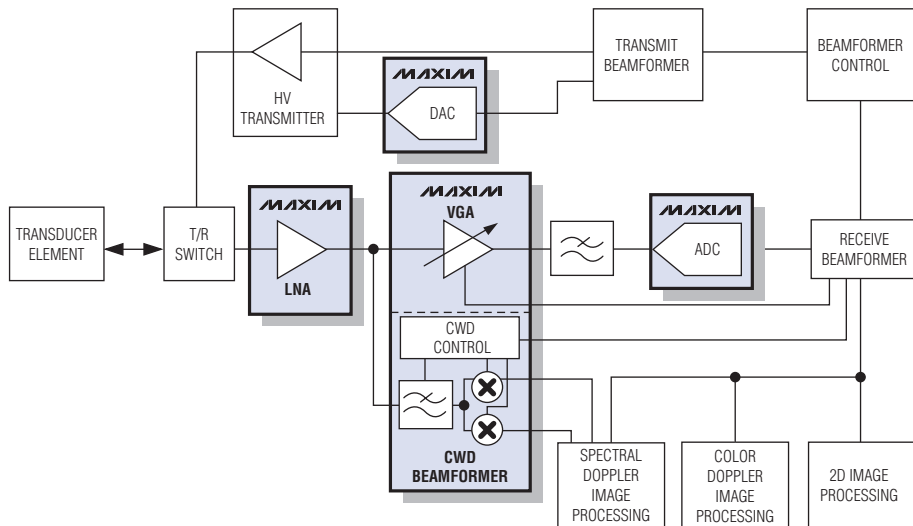
9

用于交流耦合、多点LVDS总线的高可靠性失效保护偏置电路

14

利用1-Wire链路功能获取位置信息

16



典型相控阵医疗超声成像系统中的一个发射/接收通道。(参见第12页)

来自CEO的一封信

Maxim——值得信赖的技术伙伴

Maxim迄今为止已经推出了超过5,000种产品，全球只有为数不多的几家公司具备Maxim这样的创新效率。我们不断的刷新模拟及混合信号的产品定义，使其在各种终端设备的应用中，能够在众多产品和技术领域脱颖而出，保持领先地位。我们的成功在很大程度上归功于我们产品定义的连续性和创新能力，为我们的客户提供增值服务。依托公司一流的工程师队伍和各种独特、专有的工艺技术，我们不断地开发出各种顶级产品。

Maxim的工程师从来不会被动地等待客户提出新产品需求。为保证时刻处于工业发展的最前沿，我们始终致力于与客户保持紧密且具有前瞻性的合作关系。我们不仅帮助客户实现他们的设想，还会进一步扩充客户的想法，提供客户没有想到的、但可能是应用需要的功能，我们将这一目标作为自己的职责。Maxim是您值得信赖的技术发展伙伴。

仅仅具有先进的产品还远远不够，与客户保持双赢、建立长期的合作伙伴关系是Maxim坚持不懈的奋斗目标。我们已经对生产及其他职能机构进行改革，以有效改善我们的生产周期和交货时间。我们相信这一系列举措必将产生明显的效果，改善交货时间是我们2007年夏季的首要任务。

同等重要的是我们的客户服务质量。Maxim能够为用户提供了广泛的服务，包括新产品升级、现场应用工程师的专业技术指导、面向特殊应用提供的完备参考设计以及订购/询价/交货渠道的人性化支持等等。

工程师始终是我们最重要的客户。同样作为工程师出身的我，也非常理解您在为项目选择器件时值得信赖的器件性能、质量以及供货状况的重要性。当您在设计中使用Maxim产品时，您会发现我们的所有产品正如我们所承诺的一样完全满足上述要求。



Tunç Doluca
总裁兼首席执行官

三运放架构对仪表放大器的制约

一直以来，三运放仪表放大器作为工业标准被用于那些要求高增益和/或高CMRR的精密应用场合。然而，当此类放大器工作在当前绝大多数应用所要求的单电源供电系统时，存在较大的局限性。本文阐述了传统的三运放仪表放大器的局限性，并介绍了Maxim受专利保护的间接电流反馈结构[†]，这种架构的仪表放大器工作在单电源时具有明显优势。本文还给出测试波形，用于支持具体的分析结果。

仪表放大器的应用

在具有较大共模电压的条件下，仪表放大器能够对很微弱的差分电压信号进行放大，并且具有很高的输入阻抗。这些特性使其受到众多应用的欢迎，广泛用于测量压力和温度的应变仪电桥接口、热电耦温度检测和各种低边、高边电流检测。

三运放仪表放大器

典型的三运放仪表放大器(见图1)可提供出色的共模抑制，并可通过单个电阻精确设置差分增益。其结构由两级电路构成：第一级提供单位共模增益和整体的(或大部分)差分增益，第二级则提供单位(或更小的)差模增益和整体的共模抑制(见图2)。

目前，大多数低电压放大器都提供满摆幅输出，但不一定具备满摆幅输入特性。尽管如此，这里我们还是以单电源(V_{CC})三运放仪表放大器为例，假设该仪表

[†]美国专利 #6,559,720

放大器具有高增益、满摆幅输入和输出，如图1所示。

因为 $V_{OUT} = \text{增益} \times V_{DIFF} + V_{REF}$ ，由此可得：

$$\begin{aligned} (V_{OUT1}, V_{OUT2}) &= V_{CM} \pm (\text{增益} \times V_{DIFF}/2) \\ &= V_{CM} \pm (V_{OUT} - V_{REF})/2 \end{aligned}$$

为防止 V_{OUT1} 和 V_{OUT2} 达到电源电压摆幅，必须保证：

$$\begin{aligned} 0 < (V_{OUT1}, V_{OUT2}) < V_{CC} \\ (\text{即}, 0 < V_{CM} \pm (V_{OUT} - V_{REF})/2 < V_{CC}) \end{aligned}$$

注意：

$$0 < V_{OUT} < V_{CC}$$

实际应用中经常设定 $V_{REF} = 0$ (用于单极性输入信号) 或 $V_{REF} = V_{CC}/2$ (用于双极性输入信号)。

当 $V_{REF} = 0$ 时，不等式简化为：

$$0 < V_{CM} \pm V_{OUT}/2 < V_{CC}$$

当 $V_{REF} = V_{CC}/2$ 时，不等式简化为：

$$0 < V_{CM} \pm V_{OUT}/2 \pm V_{CC}/4 < V_{CC}$$

通过图表更易于理解上述条件，如图3所示。

图3中的灰色区域表示输入共模电压的范围(与输入差分电压有关)，其中，图1中的放大器(A1, A2)的输出将不会达到电源电压摆幅进入饱和状态，该范围取决于 V_{OUT} 和 V_{REF} 。因为 $V_{OUT} - V_{REF}$ 是真正放大后的输入差分电压部分，所允许的共模输入范围随着输入差分电压的变化而变化。

当然，最理想的情况是充分利用电路增益——当输入达到预期的最大差分电压时获得满摆幅输出(V_{OUT})。

图4中的黑色区域表示仪表放大器对最大输入差分电压进行放大时的输入共模电压范围，输出为： $V_{OUT} = 0$ 或 $V_{OUT} = V_{CC}$ 。

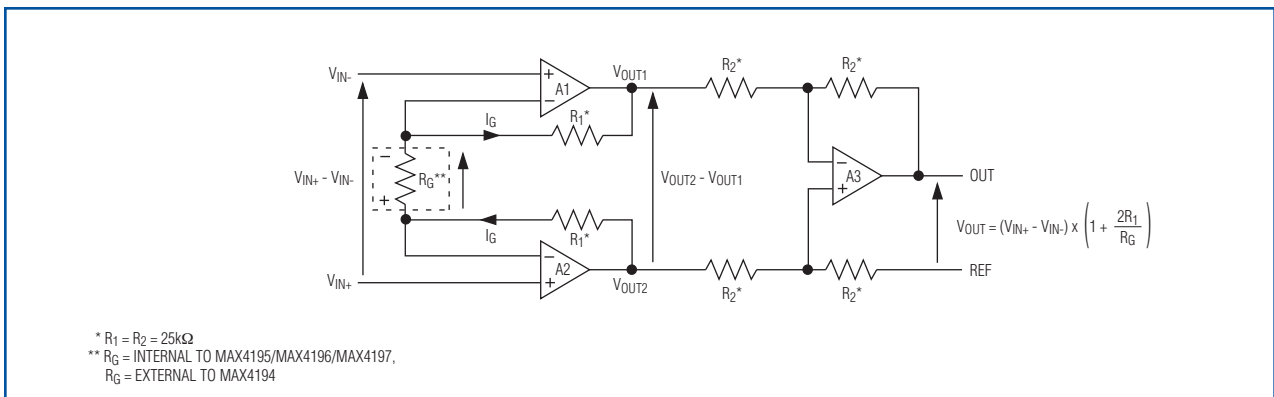


图1. MAX4194-MAX4197系列三运放仪表放大器的内部结构示意图。

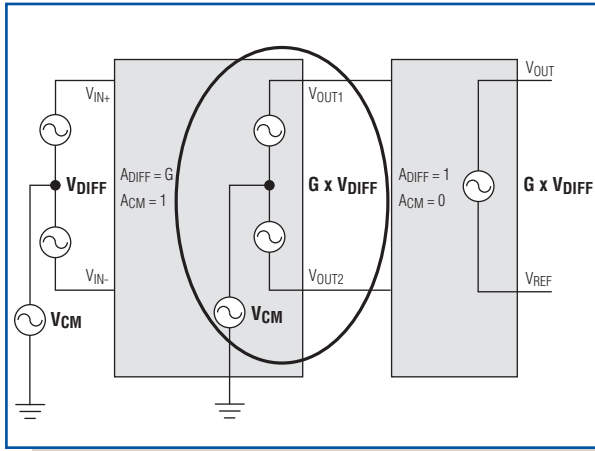


图2. 在这个输入信号的二级放大架构中，输入共模电压被带入中间级(圆圈内)。

由此可见，两种情况下输入共模电压都受到了严格限制，特别是：

- 如果想要完全放大单极性差分输入信号(假设 $V_{REF}=0$ 且可以得到0至 V_{CC} 的满摆幅输出)，信号的共模电压应为 $\frac{1}{2}V_{CC}$ 。在其它共模电压下，输出电压将达不到 V_{CC} 满摆幅(须减小输入差分电压的最大值)。对于双极性输入差分信号($V_{REF} = \frac{1}{2}V_{CC}$)，0至 V_{CC} 满摆幅输出电压所对应的输入共模电压范围仅为 $\frac{1}{4}V_{CC}$ 至 $\frac{3}{4}V_{CC}$ 。
- 在这两种情况中，如果输入共模电压达到或接近地电位(0V)，放大器将无法放大输入差分电压信号。

由此，假设输入差分电压(所需要的)与输入共模电压(不需要的)电压无关，黑色区域代表满量程输出电压 V_{OUT} 对应的 V_{CM} 最小值和最大值。该区域之外， V_{DIFF} 和 V_{CM} 配合不当的话将会产生无法接受的 V_{CM} 电压。

注意，图4a中，如果需要得到满量程的 V_{CM} 变化，则输入共模电压的容限为零。也就是说，输入信号不允许有共模变化。

由此可见，在单电源系统中，三运放仪表放大器的应用范围很受限制。我们有必要进行深入讨论，以回答以下两个问题：

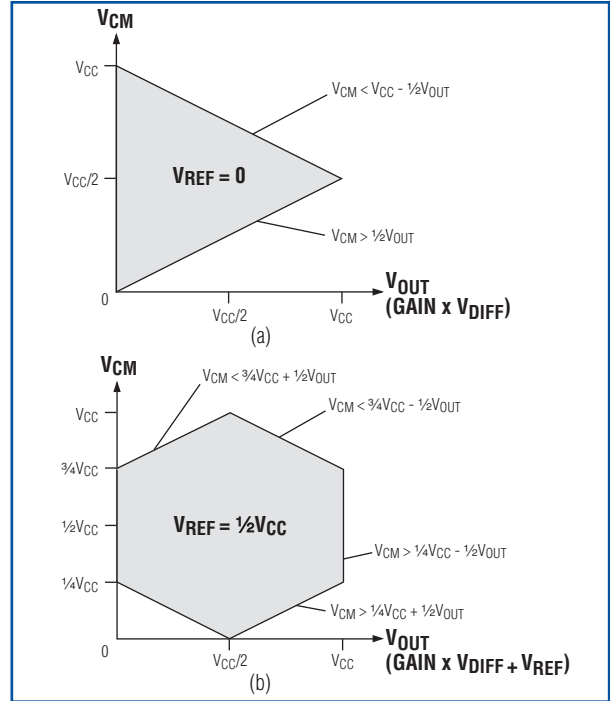


图3. (a) $V_{REF} = 0$ 和 (b) $V_{REF} = V_{CC}/2$ 时，不同输入差分电压下，单电源供电三运放仪表放大器所允许的 V_{CM} 。横轴是经过放大的输入差分电压(V_{OUT})。

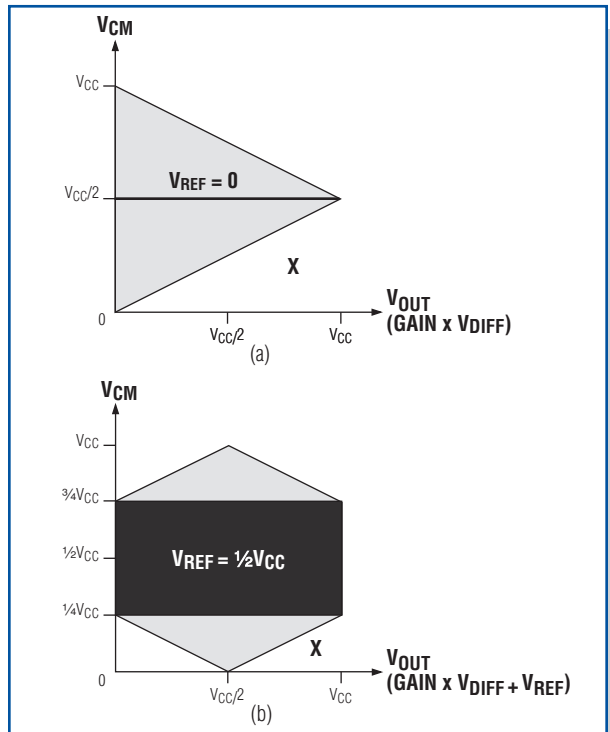


图4. 黑色区域表示(a) $V_{REF} = 0$ 和 (b) $V_{REF} = V_{CC}/2$ 时，传统的三运放仪表放大器对信号进行放大达到最大输出电压时(即最大输入差分电压时)所对应的输入共模电压范围。

- (1) 如果内部放大器(A1和A2)在输出达到电源摆幅时发生饱和将如何处置?
- (2) 输入不能达到满摆幅时会有什么影响?

输入放大器饱和的影响

假设放大器A1的输出达到地电位时发生饱和, 即, $V_{IN+} > V_{IN-}$, 同时共模电压处于图4中的X区域 (V_{DIFF} 大于灰色区的允许值)。

因为A1饱和($V_{OUT1} = 0$), 使其进入了比较器(非线性)工作模式, 反相引脚的电压不再与同相端(V_{IN-})保持相等的电压。放大器A2将等效于同相放大器, 以 $1 + R1 / (R1 + R_G)$ 的增益放大同相端(V_{IN+})的电压。对于高增益放大器, $R_G \ll R1$, 因而放大器A2变成了一个同相增益为2的放大器。

$$V_{OUT2} = 2 \times V_{IN+} = 2 \times (V_{CM} + V_{DIFF}/2) \\ = 2 \times V_{CM} + V_{DIFF}$$

第2级差分放大器A3检测其输入 V_{OUT1} 和 V_{OUT2} , 然后产生差分输出:

$$V_{OUT} = (2 \times V_{CM} + V_{DIFF}) + V_{REF}$$

同理, 如果A2输出达到地电位时饱和:

$$V_{OUT} = -(2 \times V_{CM} - V_{DIFF}) + V_{REF}$$

这是三运放仪表放大器工作模式中的一个潜在隐患。此时仪表放大器不仅不放大输入差分电压造成器件性能下降, 三运放仪表放大器还会对输入共模电压进行放大。最糟糕的是, 共模电压通常不受控制, 并且是对有用信号有害的噪声。这是一个很严重的问题, 因为选择仪表放大器的本意是用来消除此类噪声。

非满摆幅输入结构的影响

如上所述, 大多数放大器具有满摆幅输出, 但不具备满摆幅输入。精密应用中, 满摆幅输入级往往难以设计, 因为共模电压接近 V_{CC} 和 GND 时, 交越特性不理想——处于转变过程中, 输入差分级的n型和p型对管之间将产生失调电压。优秀的精密仪表放大器设计的关键参数是低 V_{OS} 和高 $CMRR$ 。当在交越区域改变共模电压时, 因为 $CMRR = \Delta V_{OS} / \Delta V_{CM}$, V_{OS} 的变化将大大降低 $CMRR$ 性能。

因此, 精密仪表放大器大多采用非满摆幅输入结构, 尽管此类放大器的输入共模电压范围仍包括了电源的

负摆幅(0V)。如果我们回头查看一下图3, 考虑它对输入共模电压的限制, 重新绘制的图形如图5所示。

间接电流反馈结构

间接电流反馈结构是设计仪表放大器的新型方案, 该架构所具备的众多优点越来越多地受到人们的青睐。图6给出了MAX4462和MAX4209仪表放大器所采用的间接电流反馈结构。

这种新结构包含一个高增益放大器(C)和两个跨导放大器(A和B)。每个跨导放大器将输入差分电压转换成输出电流, 并抑制所有的输入共模电压。放大器稳定工作时, g_M A级源出的输出电流与 g_M B级吸收的输入电流相等。通过高增益放大器C的反馈实现这一电流匹配, 同时使反馈放大器B输入端的差分电压与放大器A输入端的差分电压相同。该设计随后在输出电阻网络建立一个指定的电流(等于 $V_{DIFF} / R1$), 该电流同样也流过 $R2$ 。因此, OUT 输出电压仅对输入差分电压进行放大(增益 = $1 + R2 / R1$)。可以在 REF 上加上一个任意参考电压, 从而为输出电压提供偏置, 原理与标准三运放仪表放大器类似。

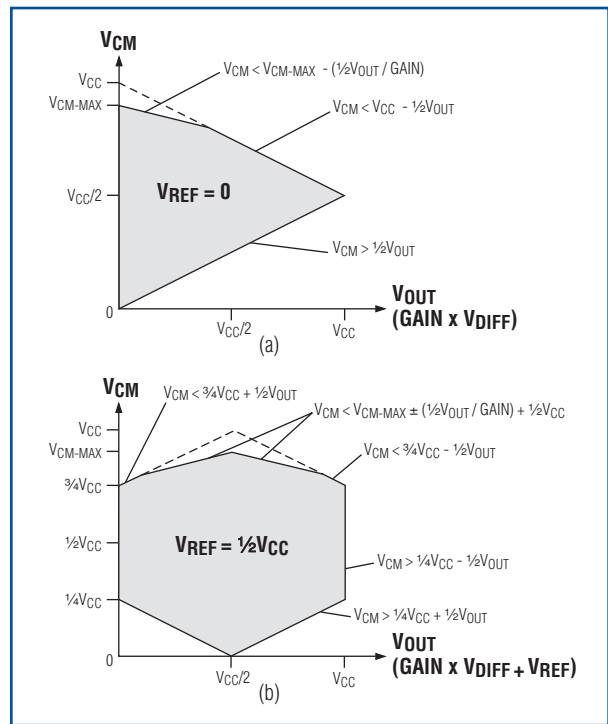


图5. 采用非满摆幅输入级时, (a) $V_{REF} = 0$ 和(b) $V_{REF} = V_{CC}/2$ 时, 单电源供电的三运放仪表放大器在不同输入差分电压下可以接受的输入共模电压。

将器件框图转换成等效电路，如图7中所示，将该图与图2进行比较，可以看出一个重要优势。三运放仪表放大器的中间信号不仅包含了放大后的差分电压，而且也包含输入共模电压。而间接电流反馈结构仅包含放大后的输入差分电压，第一级电路提供了所有共模抑制。随后，由第二级给出所有差分增益并进一步抑制共模信号，所以，可以采用基准电压为输出提供偏置。由此可见，三运放仪表放大器中所具有的输入共模电压在间接电流反馈结构中被完全抑制掉。

考虑到输入共模电压的限制(即，一个非满摆幅输入级)，器件的传输特性如图8所示。黑色区域表示满量程输出电压对应的输入共模电压的限制范围。灰色区

域给出了仪表放大器按照设想正常工作时的输入共模电压的范围——输出电压与放大后的输入差分电压成正比，同时抑制所有输入共模电压。

实验结果

下面的实验结果为关于间接电流反馈架构的讨论提供了有力支持。假设采用MAX4197和MAX4209H，两个仪表放大器的增益均为100。MAX4197是三运放结构，而MAX4209H是间接电流反馈仪表放大器。二者均采用 $V_{CC} = 5V$ 供电，并使用 $V_{REF} = 2.5V$ 提供器件的零输出偏置。

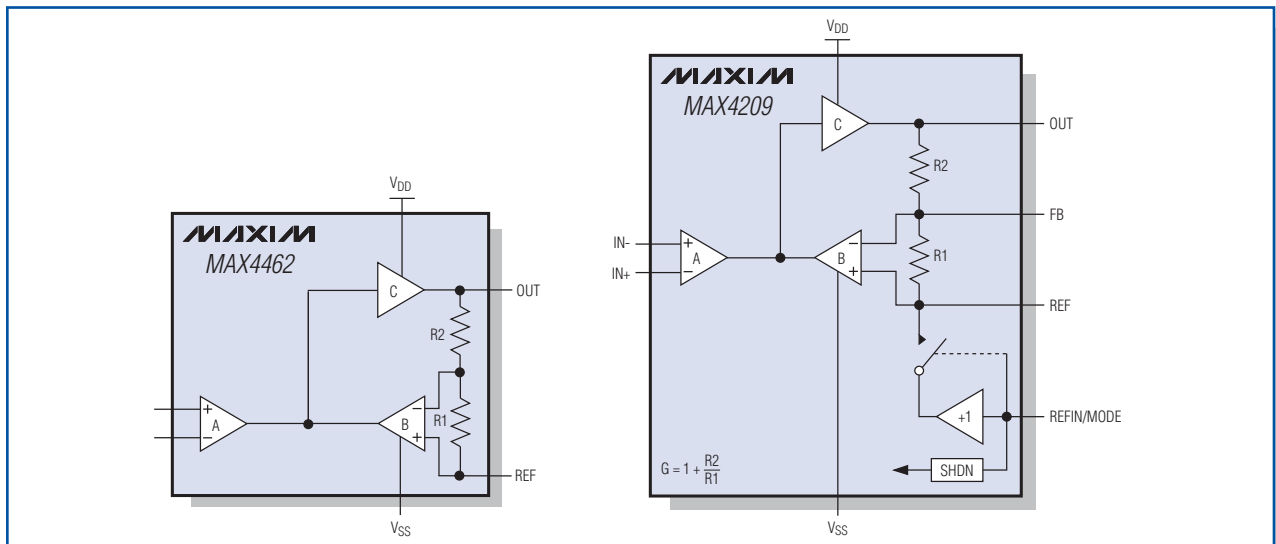


图6. MAX4462和MAX4209仪表放大器所采用的间接电流反馈结构。

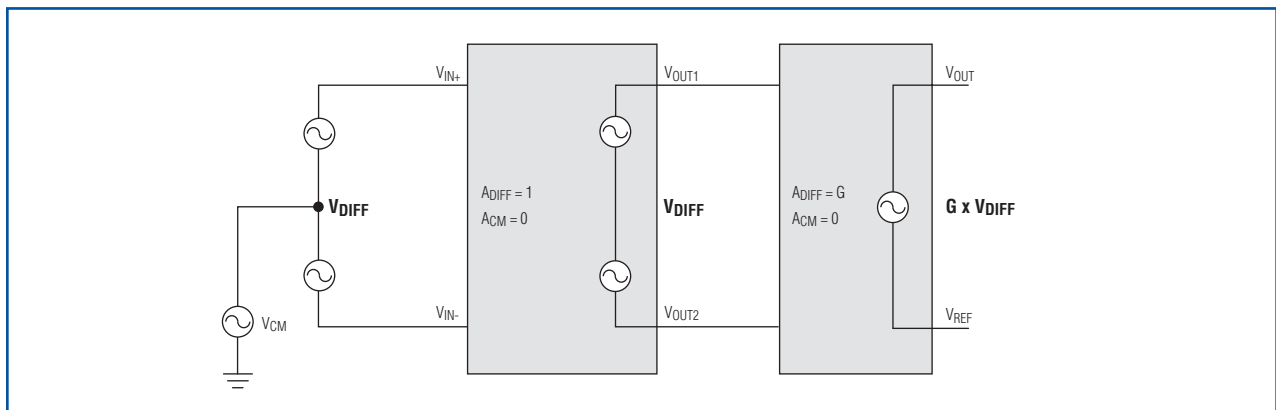


图7. 间接电流反馈仪表放大器在第一级输出中不存在共模电压。

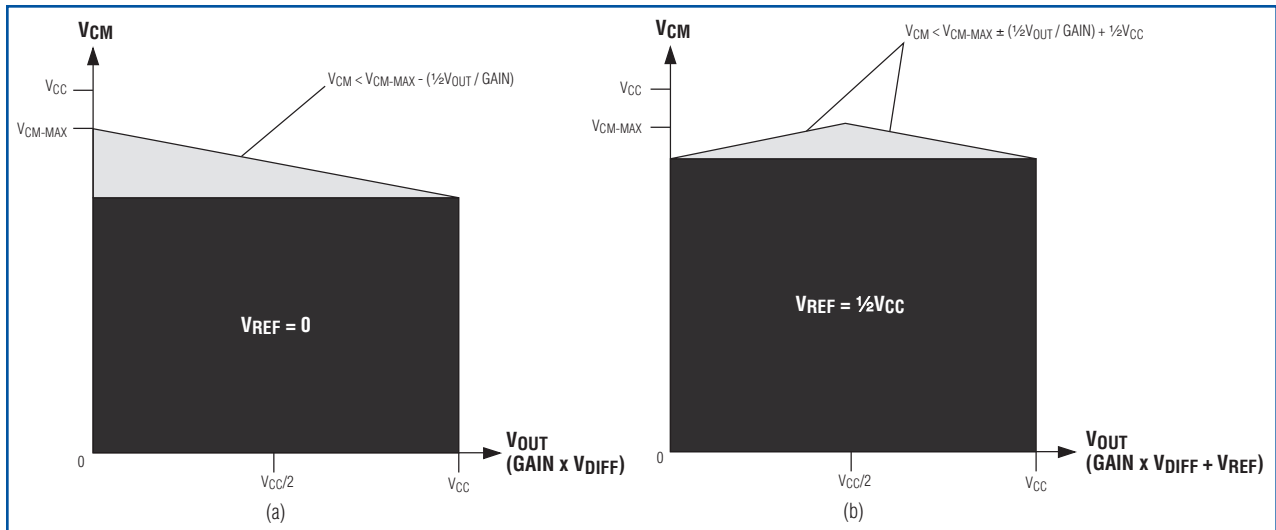


图8. 间接电流反馈仪表放大器可接受的输入共模电压范围如图中灰色和黑色部分所示。(a)和(b)中，黑色区域是灰色区域的子集，在这一区域中可得到满量程输出电压。

本实验中，采用两种信号波形输入到仪表放大器中。

例1是带有100Hz较大共模电压的1kHz差分信号，理想的仪表放大器输出不包含100Hz信号成分，只有1kHz的信号。信号波形可近似为：

$$V_{IN+} = \text{正弦波振幅} = 2V_{P-P},$$

$$\text{偏置} = 1V, \text{频率} = 100Hz$$

$$(V_{IN+} - V_{IN-}) = \text{正弦波振幅} = 30mV_{P-P},$$

$$\text{偏置} = 0, \text{频率} = 1kHz$$

例2是带有1kHz较大共模电压的100Hz差分电压。理想的仪表放大器输出不包含1kHz信号成分，只有100Hz信号。输入信号波形可以近似为：

$$V_{IN+} = \text{正弦波振幅} = 2V_{P-P},$$

$$\text{偏置} = 1V, \text{频率} = 1kHz$$

$$(V_{IN+} - V_{IN-}) = \text{正弦波振幅} = 30mV_{P-P},$$

$$\text{偏置} = 0, \text{频率} = 100Hz$$

实验结果如下，其中通道1为 V_{IN+} ，通道2为 V_{IN-} ，通道3为仪表放大器的输出。

例1结果

图9a中，MAX4209H得到了预期结果。MAX4197只有在输入共模电压远远高于地电位时才能得到预期结果(图9b)。在MAX4197的输出电压中带有明显的100Hz信号成分。

例2结果

MAX4209H给出了预期结果(图10a)。MAX4197只有在共模电压远远高于地电位时才能放大输入差分信号(图10b)。当共模电压接近地电位时，输出电压为共模电压的反相信号或只是简单的共模缓冲信号，具体取决于A1和A2中的哪一个进入饱和状态(如上所述)。

结论

在当前这一高性能器件层出不穷年代，客户不仅要求更好的性能，而且也要求更加智能化的电源管理方案，以延长电池寿命，提高供电效率。双电源模拟设计已逐步过渡到单电源供电架构，这改变了电子产品的设计理念和和使用方式。创新的设计架构，例如，本文讨论的间接电流反馈结构，将使昨天的梦想成为今天的现实。

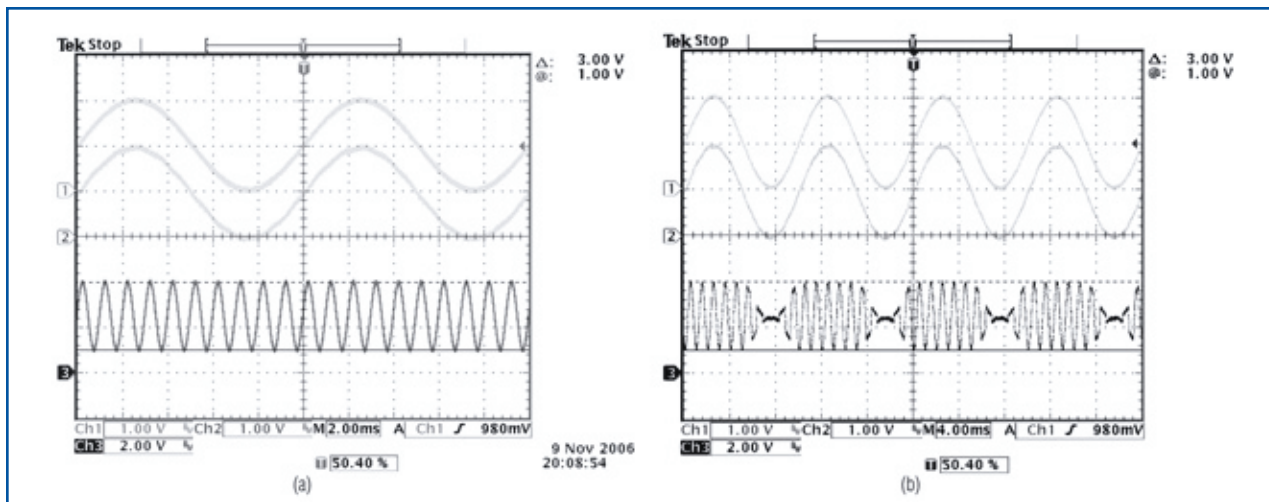


图9. 图中给出了例1采用的(a) MAX4209H间接电流反馈结构和(b) MAX4197三运放结构的测试结果。注意，由于在输入1和输入2迹线中，100Hz的 V_{CM} 信号占优势，1kHz的 V_{DIFF} 信号太小而不可见。

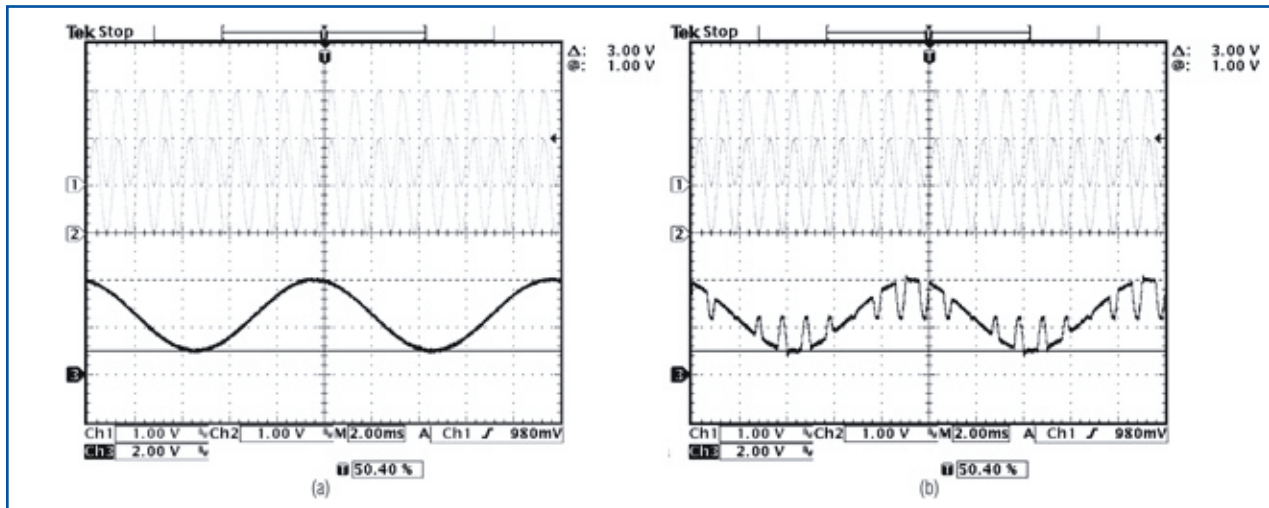


图10. 图中给出了例2采用的(a) MAX4209H间接电流反馈结构和(b) MAX4197三运放结构的测试结果。注意(如图9)，对于三运放结构的仪表放大器，输出1kHz的 V_{CM} 信号远远超出了预期值，而间接电流反馈结构仍然具有优异的性能。

超声接收机 VGA输出参考噪声和 增益的优化

改善多普勒动态范围和灵敏度

可变增益放大器(VGA),有时也称作时间增益控制(TGC)放大器,是相控阵超声接收机的关键部件。本文分析了VGA的输出参考噪声和增益对超声脉冲多普勒仪的动态范围和灵敏度的影响,同时还分析了如何利用MAX2037八通道超声VGA对这些参数进行优化,从而使典型接收机系统的总体性能达到最佳。

相控阵接收机概述

在分析这些关键的VGA参数对多普勒仪性能的影响之前,我们首先回顾一下典型相控阵超声接收通道的基本组成单元及其工作原理。如需深入了解相控阵超声接收机,请参考附录A—相控阵超声系统基础(第12页)。典型的接收机包括LNA、VGA、抗混叠滤波器和ADC(如图1所示)。LNA放大来自传感器的1MHz至15MHz的单端输入信号。LNA具有大约19dB的增益以及50Ω至1kΩ的有源输入阻抗,可以优化选择使其与传感器实现匹配,并保持超低噪声系数。

紧随发射脉冲之后的接收周期开始阶段,LNA输入端的信号幅值可能达到 $0.5V_{P.P}$ 。在整个接收过程中,该信号的强度会逐渐衰减,最终下降至接收机的噪底以下。已知人体内声波能量衰减率约为 0.7dB/cm-MHz (往返为 1.4dB/cm-MHz),声波在人体内的传播速度为 1540m/s (往返为 $13\mu\text{s}$),因此可计算出衰减值。在整个接收周期内,处理该信号所需的动态范围约为 110dB ,远远超出了实际ADC转换器的动态范围。因此,在接收周期内采用VGA(下面称为“时间增益控制”)动态增加接收机增益,使该信号能够适应ADC的输入动态范围。如果要使接收信号能够适应12位ADC的 70dB 动态范围,要求VGA的增益范围大约为 40dB 。在图1接收链路中,三极点抗混叠滤波器可避免ADC受到 15MHz 最大成像频率以上的高频噪声及其它信号的影响。通常采用12位ADC,其工作频率介于 40Msps 至 60Msps 之间。

VGA输出参考噪声和增益, 及其对PW多普勒仪的影响

标准的2D、灰度超声成像要求每个相控阵通道的动态范围约为 40dB 。然而,由于来自血液的接收信号强度可能会远远低于周围组织的信号强度,因此脉冲多普勒成像仪,如光谱PW多普勒成像和彩超成像要求动态范围高达到 70dB ,通常采用大动态范围的12位ADC,以改善多普勒接收机的性能。

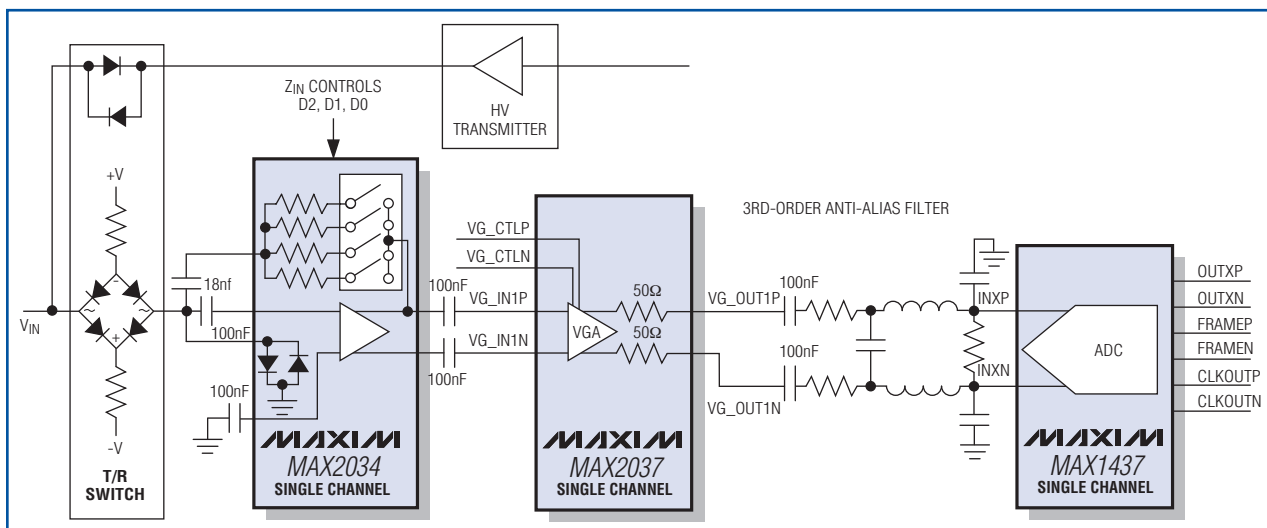


图1. 由LNA、VGA、抗混叠滤波器和ADC组成的典型相控阵超声接收机系统。

设计满足超声接收系统ADC要求的VGA具有相当大的难度，需要特别指出的是：要在保持低输出参考噪声以保持接收机动态范围的同时，仍然能够提供足够的增益以保证高TGC增益下接收机具有低噪声系数，将是一个难以实现的目标。实际设计VGA时，较低的输出参考噪声和较高的最大增益通常是互相矛盾的两个方面。这种情况下，VGA设计人员不得不对这些VGA参数进行优化和合理的平衡，以保证接收机总体性能达到最佳。

为了更好地理解这些VGA参数对接收机性能的影响，我们考虑两种特殊情形。一种情形是TGC增益适中或增益较低，而接收信号较强。这种情况下，应重点优化接收机的动态范围。另一种情形是TGC增益最大，而接收信号较弱。后者最重要的是应该对接收机的噪声系数进行优化，以维持接收机的灵敏度。

VGA输出参考噪声对接收机动态范围的影响 (中/低TGC增益时)

在中/低TGC增益时，VGA的输出噪声主要是VGA输出参考噪声。该噪声应远低于ADC的噪底，否则将会降低ADC的动态范围。以图1所示的超声接收系统为例，MAX2037 VGA的输出参考噪声约为 $22\text{nV}/\sqrt{\text{Hz}}$ ，MAX1437 12位、50Msps ADC用于数字化VGA输出，具有 $31.7\text{nV}/\sqrt{\text{Hz}}$ 的噪底。假定该ADC的最大输入电压为 $1.4\text{V}_{\text{p-p}}$ ，具有70dB的SNR。本例中，如果VGA和

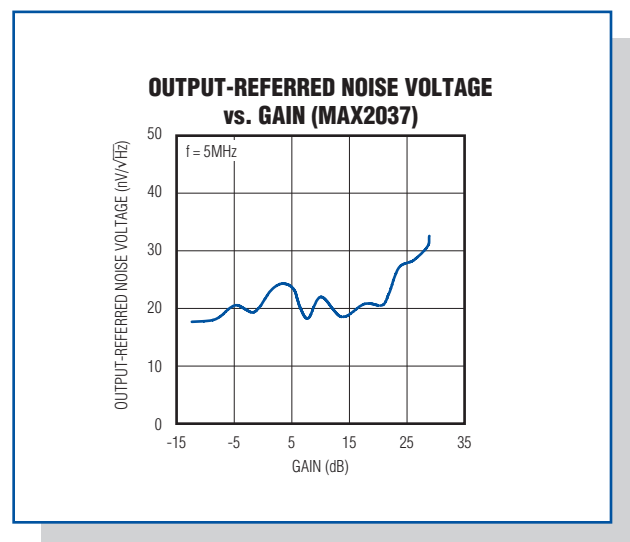


图2. MAX2037的噪声仅为竞争产品的一半，同时可提供更高增益。

ADC之间的无源抗混叠滤波器具有0dB的通带衰减，那么，由于VGA输出参考噪声的影响，70dB ADC的有效SNR将减小1.7dB，降低至68.3dB。然而，绝大多数用于这类系统的抗混叠滤波器都具有一定的通带衰减。

为保证系统的稳定性，许多VGA都要求提供某种形式的实数输出阻抗，用于驱动滤波器。这些阻抗必须足够大，以保证滤波器的电容不会无限小。这一限制通常会给实际的抗混叠滤波器引入3dB至6dB的通带衰减。对于ADC的输入端，抗混叠滤波器的通带衰减进一步降低了输出参考噪声，并且改善了动态范围。如果通带衰减为6dB，则MAX2037的输出参考噪声将仅仅使ADC的SNR降低0.49dB。

很容易理解，如果VGA具有远大于MAX2037的输出参考噪声，将会出现问题。例如，当采用6dB衰减的抗混叠滤波器时，大小仅为 $40\text{nV}/\sqrt{\text{Hz}}$ 的VGA输出参考噪声(该值约为MAX2037输出参考噪声的两倍)，将会使ADC的SNR降低1.5dB。对于成像较为困难的多普勒应用，这一衰减更加不容忽视。另外，值得注意的是，抗混叠滤波器的衰减所造成的接收增益的降低会对接收机噪声系数产生明显的负面影响，这一点我们将在下文详细描述。

MAX2037的输出参考噪声约为竞争产品的一半，当与12位ADC和无源抗混叠滤波器配合使用时，MAX2037能够提供更高的增益，可优化动态范围，并保持接收机噪声系数不变。图2所示为MAX2037输出参考噪声与增益的对应关系曲线。

VGA最大增益对接收机噪声系数的影响 (高TGC增益时)

在高TGC增益时，需要对接收机进行优化以提高小信号灵敏度，此时VGA的总输出参考噪声以及ADC的噪底应远远小于ADC输入端放大后的传感器噪底。

图3为简化的超声接收机框图，图中显示了ADC之前的接收机增益对噪声系数指标的影响。该接收机系统中采用增益为19dB的MAX2034四通道LNA、最大增益为29.5dB的MAX2037 VGA以及八通道12位ADC MAX1437。同时还假设抗混叠滤波器具有6dB的通带

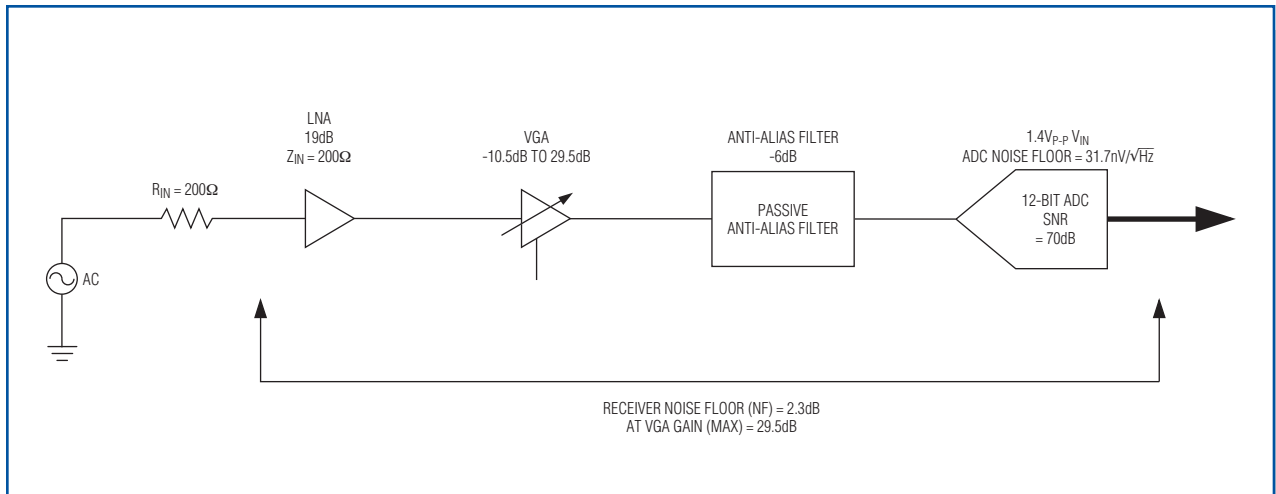


图3. 在该超声接收机简化框图中，ADC之前的增益对噪声系数的影响。

衰减。假设传感器的阻抗为 200Ω ，所产生的热噪声底为 $V_N = \sqrt{4 \times K \times T \times R \times \Delta F}$ 或 $1.8\text{nV}/\sqrt{\text{Hz}}$ 。假设LNA的 Z_{IN} 为 200Ω ，则LNA输入端的热噪声底约为该值的一半($0.9\text{nV}/\sqrt{\text{Hz}}$)。在典型的LNA、VGA和ADC噪声指标下，本例中整个接收机系统的噪声系数大约为2.3dB。MAX1437的噪底为 $31.7\text{nV}/\sqrt{\text{Hz}}$ 。当TGC增益最大时，ADC之前的系统(包括抗混叠滤波器)增益为42.5dB。此时，ADC相对于接收器输入的噪声只有 $0.237\text{nV}/\sqrt{\text{Hz}}$ ，在总共2.3dB的接收机噪声系数中，ADC仅占0.18dB。

VGA的最大增益较低或ADC的噪底较高时会出现什么情况？图4给出了VGA增益对图3所示典型超声接收机的小信号噪声系数的影响。假设接收机系统采用增益为19dB的低噪声超声LNA和衰减为6dB的抗混叠滤波器，我们分别绘出了采用两种不同噪底的ADC时所对应的噪声系数曲线图。图中上面一条曲线对应于MAX1437，MAX1437的最大输入电压为 $1.4\text{V}_{\text{P-P}}$ 、SNR为70dB、噪底约为 $31.7\text{nV}/\sqrt{\text{Hz}}$ ；下面一条曲线对应于 $2\text{V}_{\text{P-P}}$ 输入、SNR为70dB的ADC，该ADC的噪底约为 $45.2\text{nV}/\sqrt{\text{Hz}}$ 。该图清楚地表示了接收机噪声系数对这两种不同ADC的影响，同时还显示了MAX2037

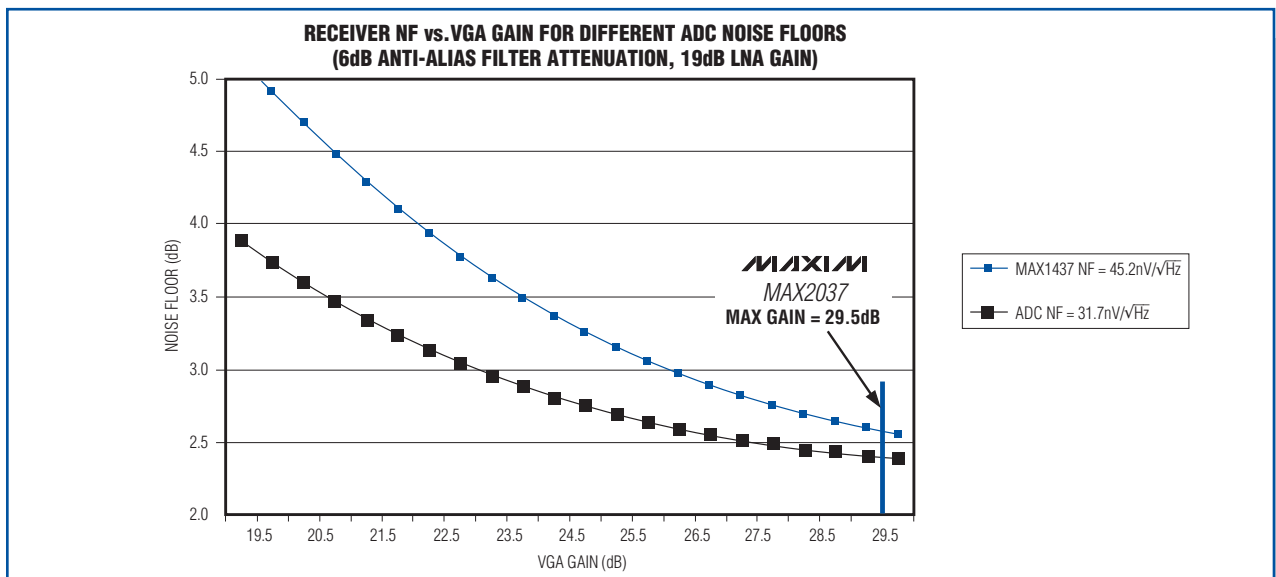


图4. 图3所示超声接收机的噪声系数与VGA增益的关系曲线。

高达29.5dB的最大增益对接收机噪声系数的改善。VGA的最大增益较低时，会使TGC增益最大时的接收机总体噪声系数增大，同时还会降低小信号多普勒检测灵敏度。合理选择低噪底的ADC，例如MAX1437，以及最大增益较高的VGA，如MAX2037，可明显改善噪声系数。

结论

关注VGA输出参考噪声、最大VGA增益、抗混叠滤波器衰减以及ADC噪声对接收机动态范围和噪声系数的影响十分必要，有助于优化超声接收机的灵敏度。利用MAX2037 VGA优化并合理平衡输出参考噪声和最大增益，使其满足12位ADC (例如MAX1437)的性能要求，从而得到最佳的超声接收机指标。

附录A—相控阵超声系统基础

相控阵超声系统原理框图

图5所示为典型相控阵医疗超声成像系统的原理框图。所有采用这一相控阵方案的系统都具有64至256个接收通道，同时还具有相同数量的发射通道。为简单起见，图5只绘出了一个发射和接收通道。

超声发射基础

为了获取超声图像，相控阵超声系统必须产生N个(这里N = 发送通道数)具有一定延时的高压发射脉冲。这些脉冲用于激励传感器阵列中的各个元件，产生聚焦的声波发射(图6)。

超声接收机基础

利用人体内部声阻的不连续性，将反射回来的声波能量通过传感器接收，然后分别传递到系统的各个接收通道。这些接收通道首先对来自传感器的信号进行放大，然后再把它们数字化，如图7所示。利用计算得到的时延，在超声系统的数字波束成形器中把数字化后的信号进行延时和求和，可生成聚焦后的接收波束成形信号。所得到的数字信号可用于生成二维(2D)和PW/彩超多普勒信息。

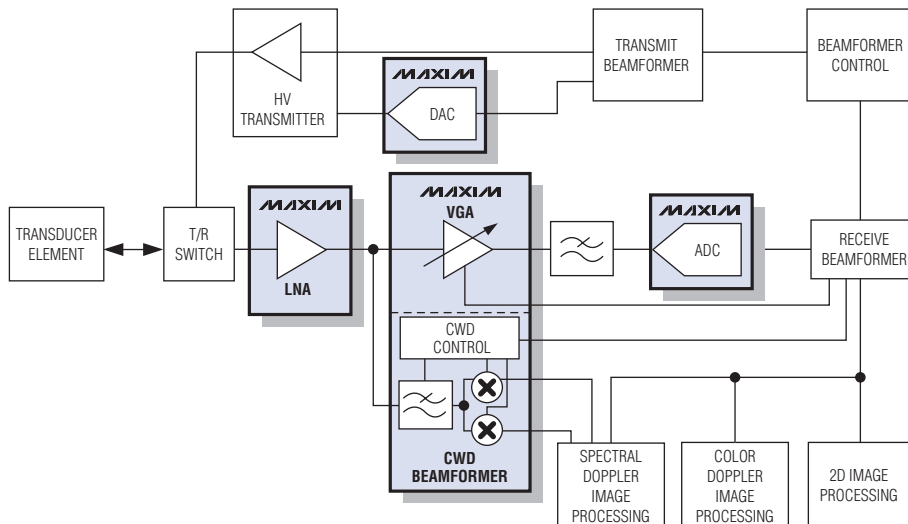


图5. 典型相控阵医疗超声成像系统中的一个发射/接收通道。

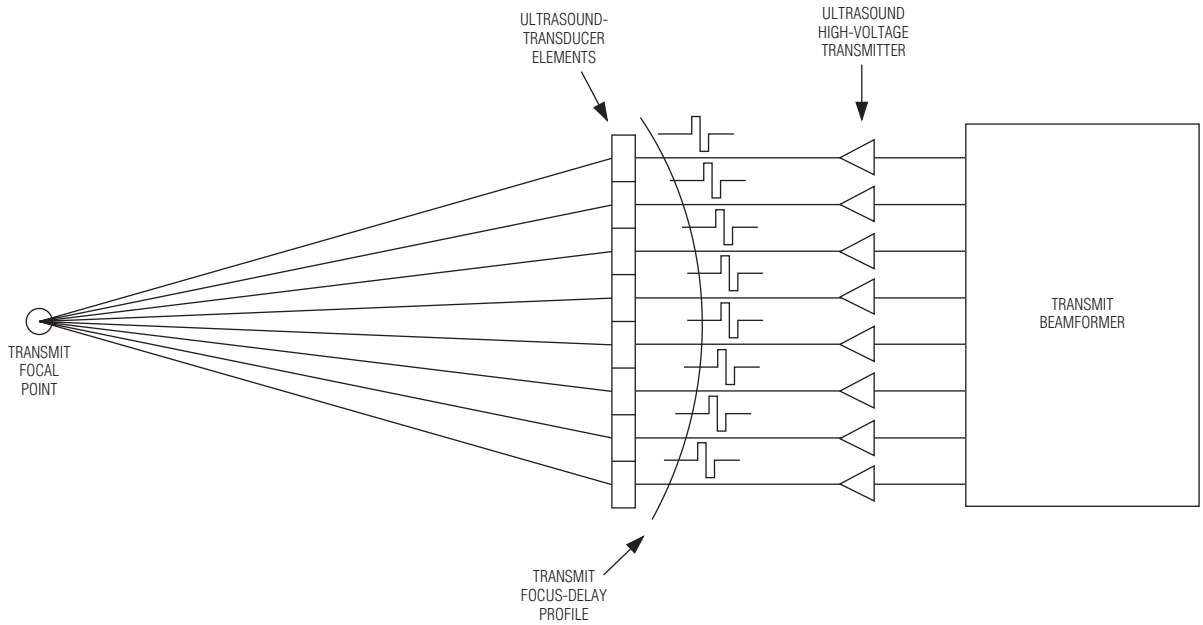


图6. 经过一定的延时、高压发射脉冲产生的聚焦的声波发射。

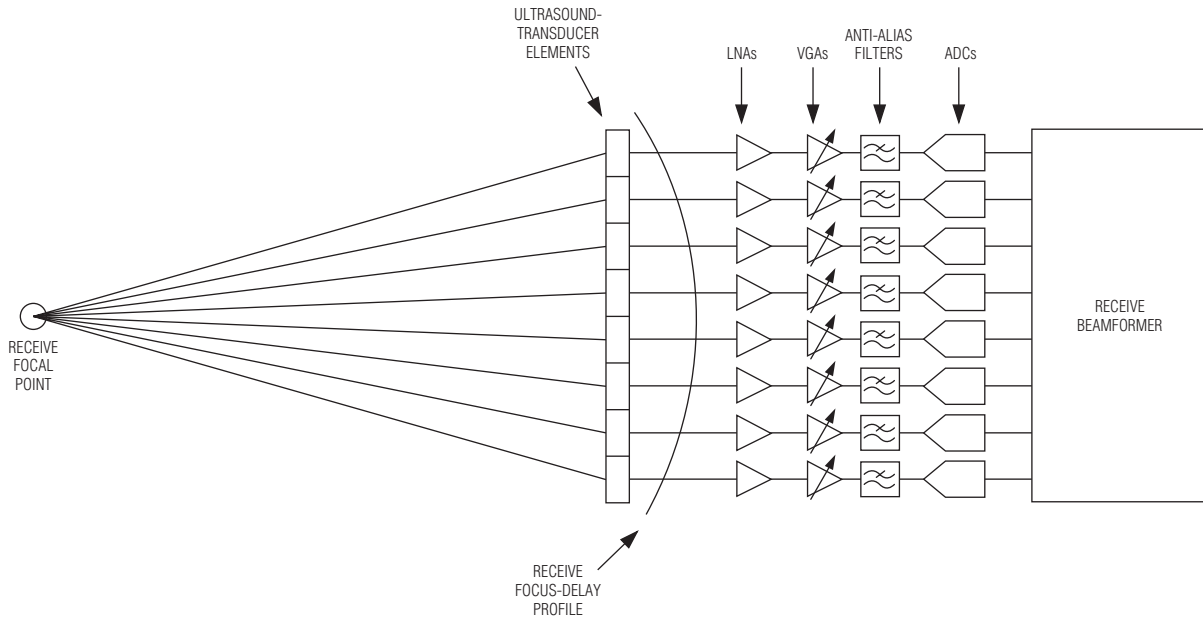


图7. 超声接收机系统中的接收通道将来自各个传感器的信号进行放大和数字化。

用于交流耦合、 多点LVDS总线的高可靠性失效保护 偏置电路

LVDS信号已广泛用于高速数字信号互联，特别是数字视频和摄像信号等。多点LVDS总线是一种流行的总线拓扑结构，它将多个LVDS接收器连接到由LVDS发送器驱动的100Ω差分双绞线上。这种总线结构可以方便地构成LVDS信号路由的复用器。此外，大多数LVDS互联采用交流耦合方式，以避免地电位偏差和共模干扰。

图1是一个典型的多点LVDS总线结构图，总线和接收器输入之间的连线长度应尽量短。图1中的失效保护偏置电路提供1.2V左右的共模偏置。当总线没有Tx驱动，或总线长时间没有发生状态转换时，该电路可以设置一个50mV至100mV的差分电压，驱动LVDS接收器输出，使其输出确定的逻辑状态。关于LVDS失效保护电路的一般讨论，请参考www.maxim-ic.com.cn/AN3662的应用笔记3662—理解LVDS失效保护电路。

多点总线偏置和点对点连接偏置有明显不同：多点总线上的接收器必须具有高阻，而点对点连接中的接收

器输入阻抗必须与差分链路的100Ω阻抗相匹配。因此，电阻值的偏差是传统失效保护偏置电路中普遍存在问题。本应用笔记讨论了传统失效保护电路的设计，包括元件偏差问题，并提出了一种可靠的偏置方案。

传统的偏置电路及其不足

传统的失效保护偏置电路通常是在两个LVDS输入引脚采用两个电阻构成分压网络，电路如图2a所示。选择适当的电阻值，使两个输入引脚的电压在1.2V左右，两个输入引脚的压差为-50mV。两个输入引脚的电压按照图2a的标称电阻进行计算。没有总线驱动时，该压差使接收器输出逻辑低电平。

然而，如果考虑电阻容差问题，差分电压会发生明显变化。假设全部使用1%容差的电阻，图2b显示压差会达到-90mV，这是最差情况下的负偏差。另一方面，考虑正偏差极限情况时，图2c显示压差会低至-16mV。结果，±1%的电阻变化导致失效保护差分输入的变化范围为-80%到+68%。

传统设计中有时设置较大的压差，如果失效保护电路设计产生较大的压差，则会产生一些负面影响：逻辑高电平或低电平的占空比不平衡；输入端一侧的触发阈值会提升，降低了触发点的摆率，导致接收器的抖动增大。另外，如图2c所示，较低的压差可能不足以使失效保护功能有效。

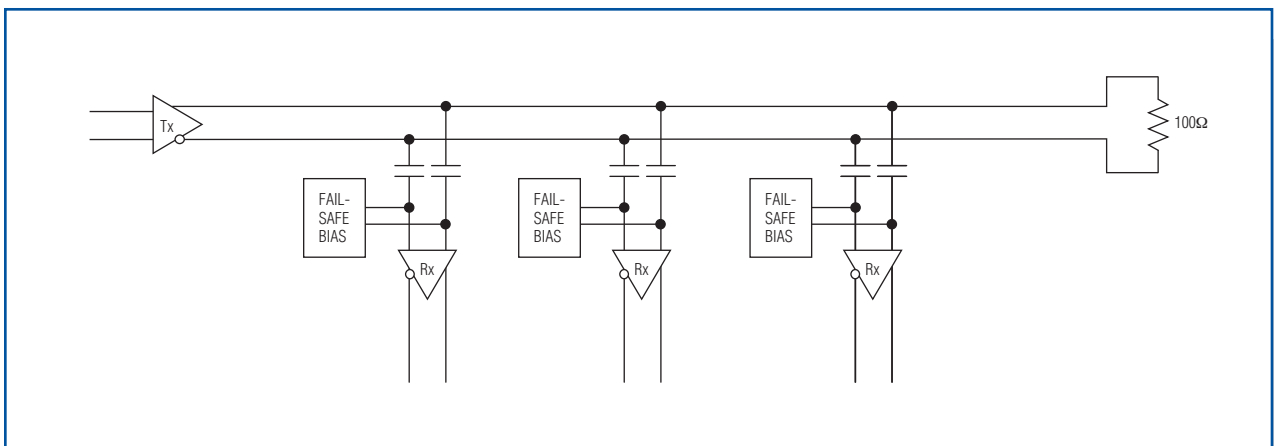


图1. 交流耦合LVDS多点总线上，应在接收器输入与总线之间采用短线连接。

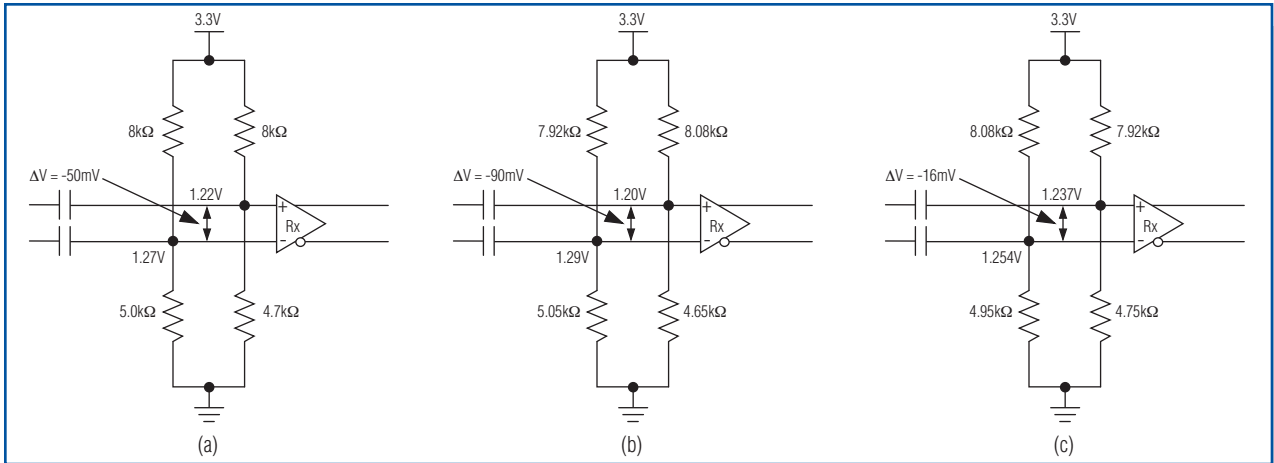


图2. 常用的失效保护偏置电路 (a)采用标称电阻值, (b)容差为±1%时所产生的最大压差, (c)容差为±1%时所产生的最小压差。

为克服上述传统偏置电路的不足, 我们提出一种新的偏置方案, 如下所示, 该电路能够在电阻存在偏差时提供高度可靠性。

新的失效保护偏置电路

新的失效保护偏置结构能够在电阻存在偏差时提供相对恒定的差分电压。图3所示为新型偏置电路。

新电路中, 两个输入引脚的共模电压取自同一共模电压源。一个输入引脚的下拉(或上拉)电阻产生差分电

压。从图3所示数值中我们可以看出: 即使采用容差为±5%的电阻, 失效保护电路的差分电压仅发生-15%至+15%的变化, 比图2电路可靠得多。这一新型架构能够用于具有内部公共上拉失效保护电路的器件, 例如, MAX9169/MAX9170和MAX9174/MAX9175, 也可以用于具有内部弱共模偏置的器件, 例如, MAX9242/MAX9244/MAX9246/MAX9254、MAX9218和MAX9248解串器等。

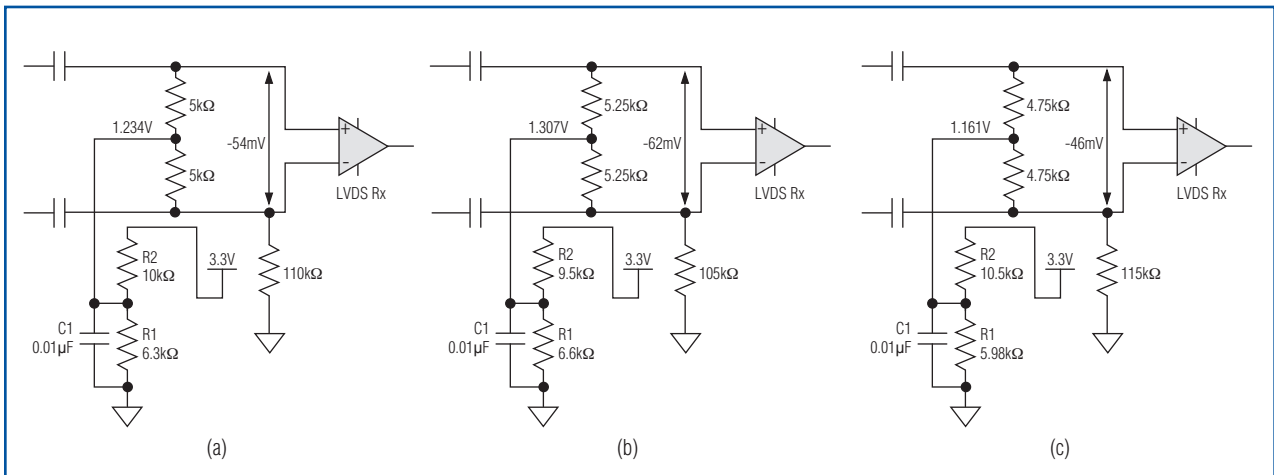


图3. 可靠的失效保护偏置电路 (a)采用标称电阻值, (b)容差为±5%时所产生的最大压差, (c)容差为±5%时所产生的最小压差。

利用1-Wire链路功能 获取位置信息

一种确定器件物理地址的简单信令协议方法

数字总线系统的共同特性即为共享。随着微处理器的推广，并行总线系统应用日益广泛，总线上挂接的所有元件共享数据线和地址线。片选信号可由地址线和控制信号解码得到。根据硬件设计和布线，连接在总线上的各个器件的物理地址总是已知的。随着技术向低成本串行总线系统¹的发展，首先省去了地址线。但SPI™和MICROWIRE™串行总线仍具有片选功能。许多先进的串行总线系统引入了基于协议的寻址方式，将地址信息做为一个前导码传输给数据。该类总线的典型代表为I²C/SMBus™，此类通信接口缩减到只有数据线和时钟线。为了进一步降低成本，可以将时钟信息嵌入到数据流中。该类总线的典型代表为1-Wire®、LIN和SensorPath总线。

由于采用了基于协议的寻址方式，因此元件物理位置方面的信息将缺失。对于采用串行总线的仪表和控制设备(例如测量多点温度)，这将是一个问题。对于I²C总线而言，地址引脚与逻辑‘1’、逻辑‘0’、SCL或SDA相连，在某种程度上解决了这个问题。采用这一办法，单个引脚可被设定到四种不同的数字状态，相当于两个位。尽管这种方法简单、有效，但由于最初的I²C协议仅提供七个地址位，因此具有一定的局限性。1-Wire总线具有64位地址，在这一方面可提供更高的灵活性。无论如何，每增加一个地址引脚将增加成本，因此增加地址引脚不是一个好的选择。

图1给出了一种简单的低成本方案，可重新获取串行总线上挂接的多个器件的物理位置，将网络的起始位置的器件标识为位置#1，并依次为网络上挂接的器件编号。该方案的电路连接如图中蓝色粗线所示。在位置#1处，线路接地即可。

除了图1中标有IN和OUT的两个引脚外，还需要通过片上逻辑读取IN引脚和写OUT引脚。如果协议支持多点网络功能，那么借助于上述这些方法，主机可首

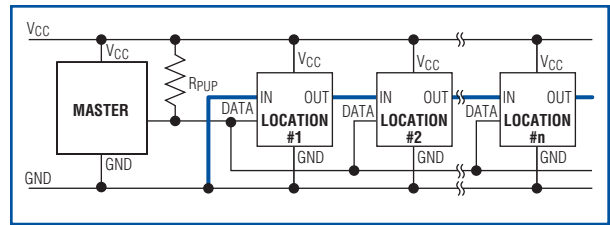


图1. 可进行位置检测的串行网络。

先识别出第一个器件，然后再识别下一个器件，以此类推，直到完成对所有器件的定位。1-Wire总线即可满足这一要求的串行总线系统。

1-Wire总线是一种简单的信令协议，可通过一条公共数据线实现主机/主控制器和一个或多个从机之间的半双工、双向通信(图2)。可以通过单根1-Wire总线实现供电以及与从机之间的数据通信。供电通过以下方式实现：在数据传输过程中，总线状态为高时从机的内部电容从总线上获取电荷，总线状态为低时利用该电荷为器件供电。典型的1-Wire主机包括一个开漏I/O引脚，并通过电阻上拉至3V至5V电源。采用这种智能通信技术，可以随时方便、高效地增加存储器、认证和混合信号功能。

所有的1-Wire系统都有一个重要的基本特征：每个从机都具有一个唯一的、不能更改(ROM)的64位、工厂激光刻制序列号(ID)，这个序列号永远不会与其它器件重复。除了为终端产品提供唯一的电子ID外，64位ROM ID还允许主机从挂接在同一条总线上的许多从机设备中选择一个器件。64位ROM ID中包含有8位家族码，用于识别器件的类型和支持的功能。

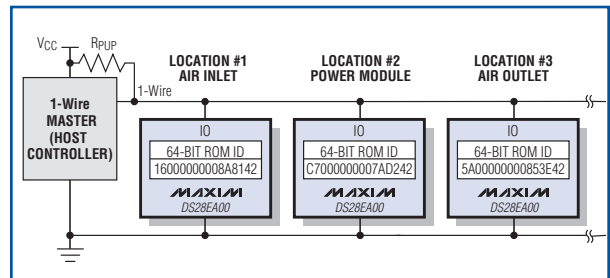


图2. 不带链路功能的典型1-Wire网络。

SPI是Motorola, Inc.的商标。
MICROWIRE是National Semiconductor Corp.的商标。
SMBus是Intel Corp.的商标。
1-Wire是Dallas Semiconductor Corp.的注册商标。Dallas Semiconductor是Maxim Integrated Products, Inc.的全资子公司。

通常，当系统启动初始化时，1-Wire主机可能并不知道总线上挂接的器件数量以及他们的ROM ID。利用总线的线“与”特性，主机可采用排除法确定总线上挂接的所有器件的ID。通过 *Search ROM**功能²，主机可确定总线上所挂接器件的ROM ID。然而，*Search ROM*结果无法确定各个器件的位置信息。例如，如图2所示的器件ROM ID，器件的ID按照表1所示的顺序获取。

表1. 器件搜索顺序

顺序	ROM ID (十六进制)	网络中的位置
1	C700000007AD242	位置#2
2	5A0000000853E42	位置#3
3	1600000008A8142	位置#1

链路功能的概念

采用链路功能确定1-Wire网络环境中器件的物理位置时，遵循以下几点：

- 已知系统级1-Wire网络的物理分布，即第一个在哪里，第二个在哪里，等等，器件/节点的物理位置。
- 从第一个至最后一个，确定器件(ROM ID)的物理连接顺序。

其中a)“既定的”系统信息，可从1-Wire网络的物理布局获得。b)通常是未知的，可以采用链路功能通信很容易获取这些信息。链路功能(图3)通过两个引脚，输入引脚(\overline{EN})在搜索期间使能器件响应，而输出引脚(\overline{DONE})通知链路中的下一个器件它之前的器件已完成搜索。 \overline{DONE} 信号连接至下一个器件的 \overline{EN} 输入。链路中第一个器件的 \overline{EN} 输入被连接至GND。实现链路功能的连线如图中蓝色粗线所示。除了 \overline{EN} 和 \overline{DONE} 引脚之外，顺序搜索功能还需要具备一个新的网络功能命令，*Conditional Read ROM*。只有满足特定条件时(下文进行说明)，该命令才报告器件的ROM ID。相反，*Read ROM*可使网络中所有器件在同一时间发送其ROM ID。DS28EA00是业界首款带有新型链路功能的器件(如图3所示)。

\overline{EN} 和 \overline{DONE} 引脚除了用于顺序搜索之外，还可作为数字PIO。为了实现这一功能，链路功能定义了三种链路状态，*OFF*、*ON*和*DONE*。通过这一新型*Chain*

*为了便于识别，命令和状态都采用大写字母表示(第一次出现以斜体表示)。

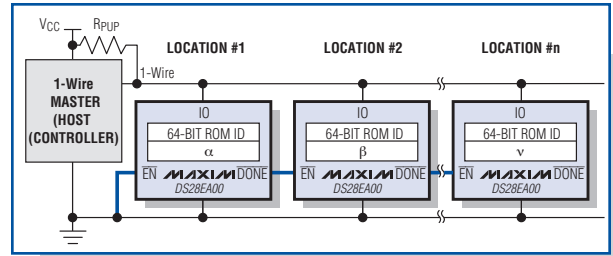


图3. 具有链路功能的DS28EA00在1-Wire网络中的典型连接。

命令控制链路状态的转换。表2给出了链路状态及相应工作状态。

表2. 链路状态

链路状态	器件工作状态		
	\overline{EN} (PIOB)	\overline{DONE} (PIOA)	Conditional Read ROM
OFF (默认)	PIO (高阻抗)	PIO (高阻抗)	忽略
ON	\overline{EN} 输入	上拉	如果 \overline{EN} 为逻辑‘0’则响应命令
DONE	无定义	下拉 (\overline{DONE} 为逻辑‘0’)	忽略

上电默认链路状态为OFF，此时 \overline{DONE} (PIOA)和 \overline{EN} (PIOB)由PIO Access Read和PIO Access Write命令单独控制，如DS28EA00数据资料所述。³在Chain ON状态时， \overline{DONE} 通过一个约40kΩ的片上电阻(R_{CC})上拉至器件内部电源 V_{DD} ，从而向下一个器件的 \overline{EN} 引脚发送逻辑‘1’信号。如果 \overline{EN} 引脚为逻辑‘0’，则仅处于Chain ON状态的器件才能响应Conditional Read ROM命令。在顺序搜索过程中，网络中器件的最大值应满足这一条件。

要将器件从Chain OFF转换为Chain ON或Chain DONE状态，主机需采用Chain命令实现。图4给出了各种可能的转换。Chain命令代码后，主机必须紧接着发送一个适当的链路控制字节。为了降低接收错误Chain命令的几率，首先以原码形式发送控制字节，然后再以反码形式发送。当主机接收到AAh确认字节时，表明链路状态成功转换。

开始顺序搜索时，主机必须将所有器件都置为Chain ON状态。当主机通过Conditional Read ROM读取完一个的器件ROM ID后，应该将该器件置为Chain DONE

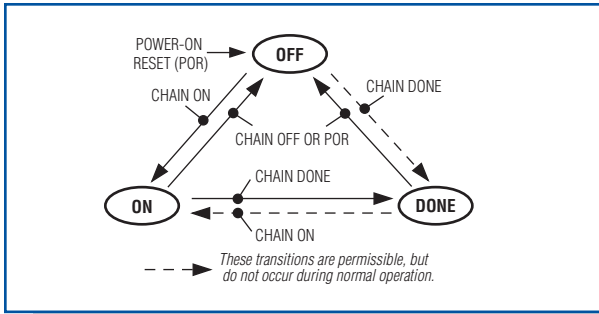


图4. 链路状态转换图。

状态，从而允许链路中的下一个器件响应Conditional Read ROM命令。在顺序搜索的过程中，器件将依次进入Chain DONE状态，直到搜索完所有器件。最后，所有器件都被设置到Chain OFF状态，从而释放 \overline{EN} 和 \overline{DONE} 引脚，使之变为PIO，并恢复到上电默认状态。

顺序搜索例程

前提 主机控制网络如图3所示。所有器件都支持链路功能。若要搜索链路中器件的顺序，即位置编号以及该处器件的ROM ID (即注册码)，主机需执行以下步骤：

初始化 主机发送Skip ROM命令，紧接着发送Chain ON命令，将所有器件置于Chain ON状态。除了链路中的第一个器件之外，对于其它所有器件，通过 \overline{DONE} 引脚的 R_{CO} 上拉电阻将 $\overline{DONE}/\overline{EN}$ 变为逻辑‘1’。

第一个周期 主机发送Conditional Read ROM命令，链路中的第一个器件对命令进行响应，可得到第一个器件的64位ROM ID。主机存储该ROM ID，并将其确定为链路的第一个器件。随后，主机发送Chain DONE命令。该命令通过器件#1的 \overline{DONE} 引脚，将链路中第二个器件的 \overline{EN} 引脚设置为逻辑‘0’，同时防止器件#1再次响应。

第二个周期 主机发送Conditional Read ROM命令。由于此时器件#2是链路中唯一一个 \overline{EN} 为逻辑‘0’的器件，因此该器件发送其ROM ID作为响应。主机将该ROM ID保存为序列码‘2’。(器件#1处于Chain DONE状态，所以不会响应该命令。)随后，主机发送Chain DONE命令。

重复周期 要识别剩余器件的ROM ID及其物理位置，主机需要重复发送Conditional Read ROM和

Chain DONE命令。如果没有器件响应Conditional Read ROM命令，说明链路中的所有器件均已被识别。

终止 搜索过程结束后，链路中的所有器件都处于Chain DONE状态。主机应发送Skip ROM命令后，紧接着发送Chain OFF命令，用于终止顺序搜索。这样可将所有器件都进入Chain OFF状态，变成由PIO Access功能命令控制PIO引脚(例如，驱动LED)。关于Conditional Read ROM和Chain命令的详细说明，以及完整的流程图，请参考DS28EA00数据资料。⁴

假定采用标准的1-Wire速率(复位/在线检测周期为960 μ s，每个时隙为65 μ s)，初始化和结束共约用去7ms(一次总共占用的时间)。各个器件的搜索和位置检测约占用7.7ms。相同条件下，执行Search ROM命令时，每个器件约占用14ms。例如，在100ms之内，如果具有链路功能的话，主机能识别和定位12个器件，但是如果仅依靠Search ROM功能的话，主机只能识别7个器件。

补充信息

电缆电容 常用于构建1-Wire网络的5类电话线的双绞线对之间具有大约50pF/m的电容。根据网络的规模，当所有器件都处于Chain ON状态时，会给线路增加非常大的电容负载。在寄生供电模式下，有时候需要采用有源1-Wire线路上拉，这样可避免电压跌落至最小允许值以下。采用主电源或本地 V_{CC} 电源供电时无需采用这一措施。

Conditional Read ROM DS2401及其兼容的、1993年停产的DS2400硅序列号，均将这一命令读为Read ROM。因此，不要将DS2401连接到具有链路功能的网络中。所以，使用1-Wire端口适配器时，应选择不带DS2401的器件。DS2405版本A也和DS2401一样响应Conditional Read ROM命令代码。1998年开始投产的DS2405版本B则会忽略Conditional Read ROM命令代码。

1-Wire主控制器电路 在嵌入式应用环境下，可采用各种低成本、分立式、基于IC的1-Wire主控制器。分立解决方案包括上拉电阻、空闲的 μ C端口引脚以及高级驱动器。⁵ 专门用于驱动1-Wire总线的集成驱动器包括DS2480B⁶(串行端口，UART)，DS2490⁷(USB端口)以及DS2482^{8,9}(I²C端口，图5)。8通道版本的

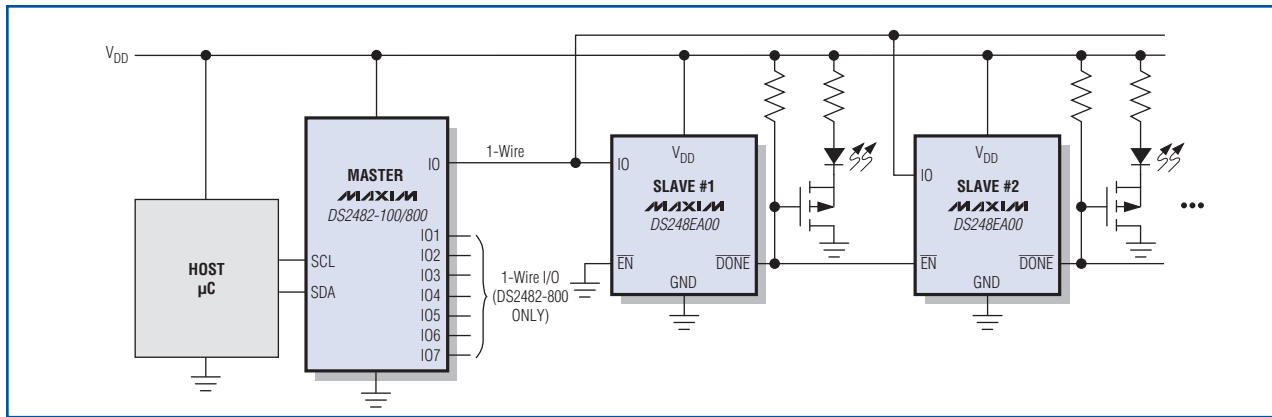


图5. 单通道I²C至1-Wire桥接器件DS2482作为1-Wire主控制器。 \overline{DONE} 输出也可用于驱动一个LED，并不会影响链路功能。

DS2482具有三个地址引脚，允许单个主控制器控制多达64个独立的1-Wire网络。应用笔记192—DS2480B串行接口1-Wire线驱动器的使用¹⁰从软件开发的角度对DS2480B进行了说明。与之类似的一篇针对DS2482驱动器的文章也可供参考¹¹。

电源 如果提供V_{CC}电源，所有DS28EA00可同时进行温度转换。随后发送Conditional Search命令，可以筛选出那些发出报警温度的器件。通过顺序搜索，可得出器件的ROM ID及其位置信息，能迅速知道需要在哪些地方采取纠正措施。如果没有V_{CC}电源，温度转换必须依次进行。此外，开始进行顺序搜索时(所有器件从Chain OFF状态转换至Chain ON状态)，必须确保1-Wire数据线路上的电压不会跌落的太多。

速率 高速模式下的快速时序不适用于包含多个器件，或超过3m的1-Wire网络；此时应采用标准速率替代。根据网络中的器件数量，即使采用标准速率，也需要延长恢复时间，特别是当采用寄生电源供电时。¹²

故障诊断 如果无法实现顺序搜索，则在发送Chain ON命令后，察看1-Wire线路上的压降。如果电压跌落至3.0V以下，则命令有可能不能正常执行。为了避免电压跌落，Chain ON以后，可采用带有源上拉的驱动电路，或者采用主电源供电。如果链路中第一个器件的 \overline{EN} 输入开路、或者连接至1-Wire线路，或者连接至V_{CC}，都将导致顺序检测失败。确保网络中无DS2401。不允许将并联的两个或多个网络连接至同一个1-Wire端口，因为此时所有的“首个器件”将同时响应，这样会得到带无效CRC字节的ROM ID。

结论

链路功能是一种新型特性，主机可在软件控制下确定线性网络中器件的物理顺序，无需人工参与。DS28EA00 1-Wire数字温度计是首款集成链路功能的器件。在多点温度测量应用中，与那些通过地址引脚获得器件位置的解决方案相比，DS28EA00是最划算的选择。

参考文献

1. 应用笔记3967: 选择串行总线, www.maxim-ic.com.cn/AN3967
2. 应用笔记187: 1-Wire搜索算法, www.maxim-ic.com.cn/AN187
3. DS28EA00数据资料, www.maxim-ic.com.cn/DS28EA00
4. 同上。
5. 应用笔记244: 性能优异的1-Wire网络驱动器, www.maxim-ic.com.cn/AN244
6. DS2480B数据资料, www.maxim-ic.com.cn/DS2480B
7. DS2490数据资料, www.maxim-ic.com.cn/DS2490 (English only)
8. DS2482-100数据资料, www.maxim-ic.com.cn/DS2482-100
9. DS2482-800数据资料, www.maxim-ic.com.cn/DS2482-800
10. 应用笔记192: DS2480B串行接口1-Wire线驱动器的使用, www.maxim-ic.com.cn/AN192
11. 应用笔记3684: 如何使用带有I²C接口的DS2482 1-Wire主控制器, www.maxim-ic.com.cn/AN3684
12. 应用笔记3829: 确定多从机1-Wire网络的恢复时间, www.maxim-ic.com.cn/AN3829